



1. DATOS GENERALES DE LA UNIDAD DE APRENDIZAJE (UA) O ASIGNATURA

Nombre de la Unidad de Aprendizaje (UA) o Asignatura			Clave de la UA
Programación de Sistemas Reconfigurables			17268
Modalidad de la UA	Tipo de UA	Área de formación	Valor en créditos
Escolarizada	Curso	Básico Común	8
UA de pre-requisito	UA simultáneo	UA posteriores	
Ninguno	Ninguno	Ninguno	
Horas totales de teoría	Horas totales de práctica	Horas totales del curso	
51	17	68	
Licenciatura(s) en que se imparte		Módulo al que pertenece	
Ing. en Comunicaciones y Electrónica		Electrónica Digital	
Departamento		Academia a la que pertenece	
Electro-Fotónica		Electrónica Digital	
Elaboró		Fecha de elaboración o revisión	
Alicia García Arreola José Miguel Morán Loza Armando de la Peña Salazar Patricia Ventura Nuñez Primitivo Emanuel Díaz Guerrero		10/08/23	



2. DESCRIPCIÓN DE LA UA O ASIGNATURA

Presentación

En la actualidad la tendencia de creación de hardware con diversas aplicaciones en el área digital por medio de software, ha tomado un significativo progreso dando origen a la consolidación de la tecnología reconfigurable.

Estos dispositivos son considerados como un hardware multipropósito para la implementación de sistemas digitales combinacionales y secuenciales diversos. En la presente materia el alumno diseñará simulara e implementará prototipos y/o en circuitos reconfigurables FPGA (Arreglos genéricos programables en campo). Desde la teoría digital básica hasta el diseño de aplicaciones complejas.

Relación con el perfil

Modular

El alumno será capaz de Diseñar e Implementar y Evaluar sistemas digitales empleando dispositivos reconfigurables y microprocesadores.

De egreso

El alumno conocerá los fundamentos y conceptos básicos para el diseño e implementación de circuitos digitales mediante el uso de dispositivos reconfigurables. De igual manera, el estudiante adquirirá la habilidad para diseñar y simular mediante herramientas EDA, e implementará circuitos digitales, de baja, mediana y alta escala de integración en tiempo real.

Competencias a desarrollar en la UA o Asignatura

Transversales

- Capacidad de abstracción, análisis y síntesis
- Capacidad de comunicación escrita
- Capacidad de aprender y actualizarse
- Trabajo colaborativo

Genéricas

Analiza y Diseña sistemas digitales combinacionales y secuenciales empleando lenguajes de descripción de hardware en dispositivos reconfigurables .

Profesionales

Diseñar e Implementar y Evaluar sistemas digitales combinacionales y secuenciales empleando lenguajes de descripción de hardware en dispositivos reconfigurables.

Saberes involucrados en la UA o Asignatura

Saber (conocimientos)

- Manejo de lenguajes de descripción de hardware
- Manejo de simuladores
- Sistemas Combinacionales
- Sistemas Secuenciales
- Manejo de tarjetas de entrenamiento

Saber hacer (habilidades)

- [Destreza para el uso de la PC y software especializado
- Construcción de circuitos electrónicos Digitales combinacionales y secuenciales básicos
- Resolver el conexionado de circuitos
- Abstracción para codificar la solución de problemas
- Capacidad de discernimiento

Saber ser (actitudes y valores)

- Actitudes:
- Se muestra dispuesto al trabajo con sus compañeros
 - Disponibilidad
 - Iniciativa
 - Compromiso consigo mismo y con el grupo
- Valores:
- Honestidad
 - Responsabilidad
 - Tolerancia



- Respeto por su trabajo y el de los demás

Competencia de la unidad de aprendizaje

El alumno adquirirá la habilidad para el diseño y síntesis de los circuitos digitales mediante la aplicación de herramientas ECAD y EDA, para su implementación en dispositivos reconfigurables en dispositivos de baja mediana y alta escala de integración.

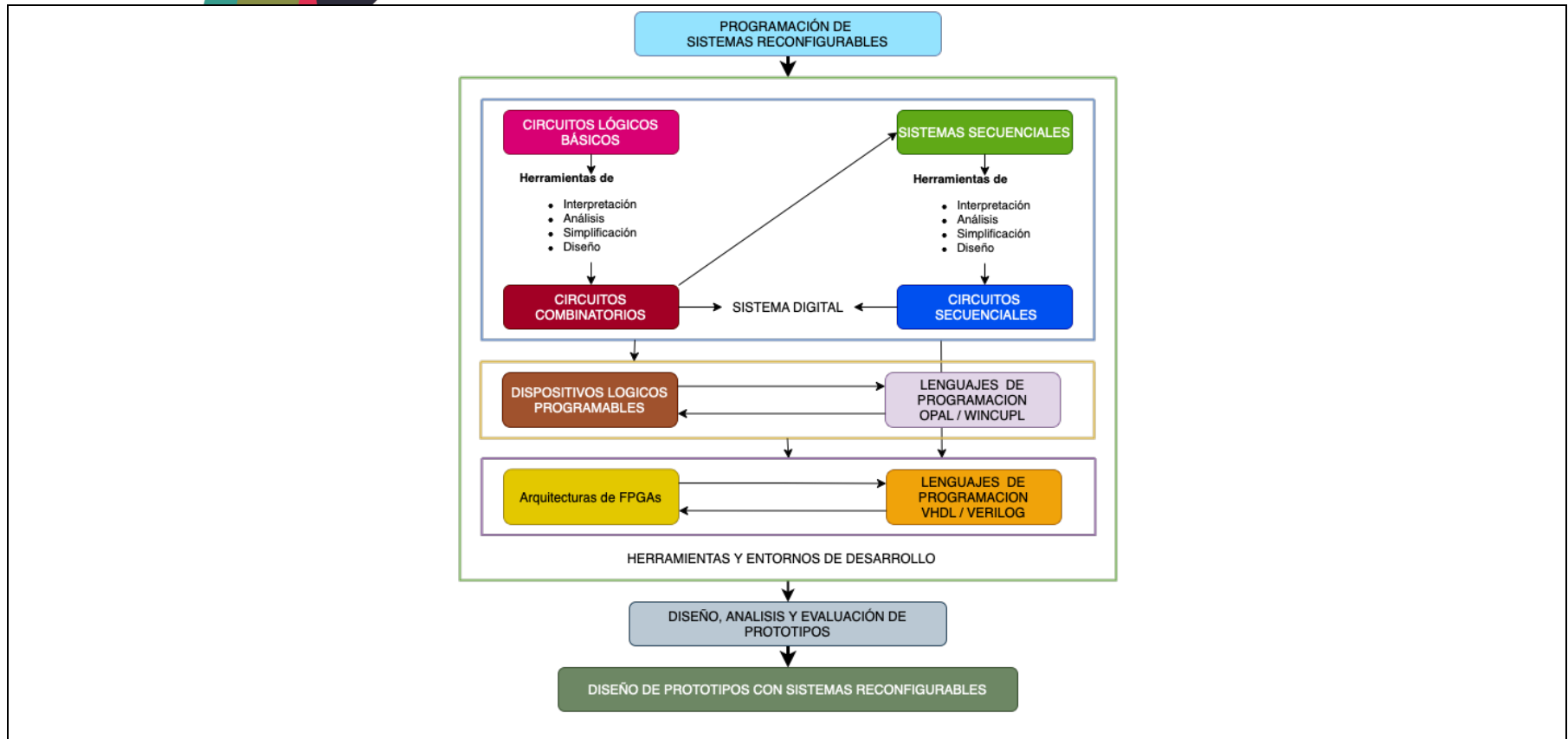
Producto Integrador Final de la UA o Asignatura

Título del Producto: DISEÑO DE UNA UNIDAD LOGICO ARITMETICA.

Objetivo: El alumno será capaz de Diseñar sistemas digitales combinacionales y secuenciales, además de programar hardware por medio de software en sistemas reconfigurables para solucionar problemas que se le presenten en la industria privada y pública.

Descripción: Diseño de un proyecto integral que contenga la aplicación de los temas que se estudiaron durante el semestre.

3. ORGANIZADOR GRÁFICO DE LOS CONTENIDOS DE LA UA O ASIGNATURA



4. SECUENCIA DEL CURSO POR UNIDADES TEMÁTICAS

Unidad temática 1:

Objetivo de la unidad temática: Diseñar circuitos digitales mediante el uso de compuertas lógicas empleando herramientas de simplificación.

Introducción: El alumno tiene una primera aproximación a los circuitos y funciones lógicas básicas.

Contenido temático	Saberes involucrados	Producto de la unidad temática
--------------------	----------------------	--------------------------------



<p>1.1 Representación eléctrica de compuertas lógicas básicas (AND, OR, NOT, XOR)</p> <p>1.2 Simbología de los circuitos lógicos básicos (AND, OR, NOT, XOR)</p> <p>1.3 Tablas de Verdad de los circuitos lógicos básicos (AND, OR, NOT, XOR)</p> <p>1.4 Ecuaciones representativas de los circuitos lógicos básicos (AND, OR, NOT, XOR)</p> <p>1.5 Compuertas complementarias (NAND, NOR, YES, X - NOR)</p> <p>1.6 Interpretación de diagramas lógicos.</p> <p>1.7 Análisis de cronogramas</p> <p>1.8 Reglas y leyes de Algebra de Boole</p> <p>1.9 Simplificación de las funciones lógicas empleando Algebra de Boole</p> <p>1.10 Método gráfico para simplificación de mapas de Karnaught</p> <p>1.11 Mapas de Karnaught(con condiciones diferentes)</p> <p>1.12 Boole Deusto</p> <p>1.13</p>	<p>Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje.</p> <p>Interpretar hojas de datos de las familias lógicas.</p> <p>Simular circuitos digitales en programas de simulación como Proteus.</p> <p>Emplear una visión estratégica de los retos y oportunidades en base a su responsabilidad, perseverancia, autoestima, creatividad, autocrítica, control personal y manejo adecuado de su tiempo</p>	<ul style="list-style-type: none"> - Simulación de las compuertas lógicas - Detector de la serie Fibonacci. - Diseñar un divisor de 3 bits entre 2 bits. - Diseño de un convertidor de código. - Excess-3 a BCD. - BCD a 5421. 		
Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
<p>El profesor evaluará la lectura previa del estudiante por medio de un cuestionario que aplicará al inicio de la clase (Quizz).</p>	<p>El estudiante hará una lectura previa en su libro de elección de los mencionados a continuación y contestará un cuestionario en la aplicación (Quizz):</p> <p>Libro: Sistemas Digitales Principios y Aplicaciones Ronald J. Tocci Neal S. Widmer Gregory L. Moss PEARSON Capitulo 3</p>	<ul style="list-style-type: none"> - Diseño de una Alarma Simple. - Diseño de un circuito escalera. 	<p>Pintarrón, marcadores y borrador, Televisión, computadora</p>	<p>4 Horas</p>



	<p>(pág. 57- 66) (pág. 73- 80) Capitulo 4 (pág. 144- 147)</p> <p>Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capitulo 3 (pág. 124- 155) Capitulo 4 (pág. 202- 211)</p>	<p>- Uso de las hojas de datos para compuertas lógicas en TTL y CMOS (Características Eléctricas).</p>		
<p>Dinámica de solución de ejercicios por los estudiantes</p>	<p>Libro: Diseño Digital Principios y Practicas John F. Wakerly PEARSON</p> <p>Capitulo 3 (pág. 79- 83) Capitulo 4 (pág. 193- 206)</p> <p>Libro: Fundamentos de Lógica Digital Con diseño VHDL Stephen Brown Zvonko Vranesic</p> <p>Mc Graw Hill</p> <p>Capitulo 2 (pág. 20- 26) (pág. 29- 32) (pág. 45- 47) Capitulo 3 (pág. 135)</p>	<p>- Diseñar un Multiplicador 2x2 (bits). - Detector de números primos.</p>		<p>4 Horas</p>
<p>El profesor pondrá varios enunciados para que los alumnos los resuelvan utilizando mapas de Karnaugh y condiciones indiferentes.</p>	<p>Libro: Sistemas Digitales Principios y Aplicaciones Ronald J. Tocci Neal S. Widmer Gregory L. Moss</p>	<p>-Diseño de un convertidor de código. -Binario a Gray. -Binario a Bi-quinario.</p>		<p>4 Horas</p>



	<p>PEARSON Capítulo 3 (pág. 66- 71) Capítulo 4 (pág. 120- 121)</p> <p>Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 4 (pág. 211- 228)</p> <p>Libro: Diseño Digital Principios y Prácticas John F. Wakerly PEARSON Capítulo 4 (pág. 206- 221) Libro: Sistemas Digitales Principios y Aplicaciones Ronald J. Tocci Neal S. Widmer Gregory L. Moss PEARSON Capítulo 4 (pág. 133- 144)</p> <p>Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 4 (pág. 228- 246)</p> <p>Libro: Diseño Digital Principios y Prácticas John F. Wakerly PEARSON Capítulo 4 (pág. 221- 235)</p> <p>Libro: Fundamentos de Lógica Digital Con diseño VHDL</p>			
--	--	--	--	--



	Stephen Brown Zvonko Vranesic Mc Graw Hill Capítulo 4 (pág. 163- 181)			
--	---	--	--	--

Unidad temática 2:		
Objetivo de la unidad temática: Simular sistemas digitales combinatoriales mediante el uso de software especializado		
Introducción: Una vez que se manejan los dispositivos lógicos secuenciales básicos se diseña y simula circuitos secuenciales digitales y se verifica su funcionamiento con un simulado		
Contenido temático	Saberes involucrados	Producto de la unidad temática



2.1 Circuitos Combinacionales 2.2 Diseño de Circuitos Combinacionales. 2.3 Multiplexor con tercer estado. 2.4 Circuito con Colector abierto. 2.5 Diseño de una función con multiplexores. 2.6 Sumador /Restador Completo. 2.7 Análisis de Circuitos Combinacionales 2.8 Trabajando en equipo los alumnos resolverán problemas utilizando multiplexores y tercer estado.		Diseñar y analizar circuitos lógicos combinacionales. Solucionar problemas de diseño utilizando métodos gráficos de minimización. Simular circuitos digitales en programas de simulación como Proteus. Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje	Diseñar el sumador restador con complemento a uno y/o a dos en forma modular y en binario. -Diseño con multiplexores:	
Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
-Trabajando en equipo los alumnos resolverán problemas utilizando multiplexores y tercer estado. -Analizaran algunos diagramas lógicos hasta obtener la función que realizan.	Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 6 (pág. 309- 383)	- Diseñar el sumador restador con complemento a uno y/o a dos en forma modular y en binario. - Diseño con multiplexores. - Decodificador.	Pintarrón, marcadores y borrador, Televisión, computadora	4 Horas

Unidad temática 3:		
Objetivo de la unidad temática: Diseñar utilizando el software de programación y simulación un sistema digital en un PLD		
Introducción: Se conocerán y usarán los dispositivos lógicos programables y se realizarán ejemplos en un software de programación.		
Contenido temático	Saberes involucrados	Producto de la unidad temática



<p>3.1 Dispositivos Lógicos Programables. 3.2 Clasificación entre arquitecturas de los PLD'S. 3.3 Arquitectura de los Gal. 3.4 Software de programación. para PLD'S</p>	<p>Interpretar hojas de datos de los PLDs.</p> <p>Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje</p> <p>Utilizar lenguajes de descripción de Hardware y herramientas EDA.</p> <p>Simular circuitos digitales en programas de simulación como Proteus.</p> <p>Emplear una visión estratégica de los retos y oportunidades en base a su responsabilidad, perseverancia, autoestima, creatividad, autocrítica, control personal y manejo adecuado de su tiempo</p>	<p>Realizará un ejercicio de configuración para diferentes salidas lógicas del GAL.</p> <p>Simulación de un convertidor de binario a mensaje de 4 bits</p>		
Actividades del docente	Actividades del estudiante	Evidencia o de la actividad	Recursos materiales y	Tiempo destinado
<p>Utilizando un diagrama básico de un PLD colocar los fusibles de acuerdo a la función dada por el profesor</p>	<p>Libro: Dispositivos Lógicos Programables con Wincupl PEARSON</p>	<p>- Explicación de una de las arquitecturas de GAL's incluyendo la macrocelda.</p> <p>- Convertidor de BCD a 7 Segmentos con condiciones indiferentes.</p>	<p>Software de Diseño Wincupl. Software de Simulación Proteus.</p>	<p>4 Horas</p>

Unidad temática 4:		
Objetivo de la unidad temática: Introducción a los Sistemas Secuenciales.		
Introducción: Se conocerán los elementos básicos secuenciales y se aprenderán sus funcionamientos hasta poder realizar diseños con ellos y además simularlos		
Contenido temático	Saberes involucrados	Producto de la unidad temática



<p>4.1 Latches SR. 4.2 Flip-Flops SR ,JK, T y D. 4.3 Ecuaciones Características de los Flip Flops. 4.4 Cronogramas de los Flip Flops. 4.5 Tablas de estado de los Flip Flops. 4.6 Diagramas de Estado de los Flip Flops. 4.7 Entradas Asíncronas para Flip-Flops. 4.8 Tablas de activación para los Flip-Flops. 4.9 Multivibradores Astable y Monoestable con Circuito Integrado.</p>	<p>Interpretar hojas de datos de los Flip- flop's y del temporizador LM555. Simular circuitos digitales en programas de simulación como Proteus.</p> <p>Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje</p> <p>Emplear una visión estratégica de los retos y oportunidades en base a su responsabilidad, perseverancia, autoestima, creatividad, autocrítica, control personal y manejo adecuado de su tiempo</p>	<p>-8 conversiones restantes *.doc</p> <p>-Simulación del circuito oscilador LM555 o 4047</p>		
Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
<p>Primera Evaluación (1,2 y 3) *Examen Departamental</p>	<p>Libro: Sistemas Digitales Principios y Aplicaciones</p> <p>Ronald J. Tocci Neal S. Widmer Gregory L. Moss</p> <p>PEARSON</p> <p>Capitulo 7 (pág. 437-443)</p> <p>Libro: Fundamentos de sistemas digitales</p> <p>Thomas L. Floyd PEARSON Capitulo 9 (pág. 552-573)</p>	<p>- Demostraciones de los flip-flop. - Conversión entre Flip-flop J-K a D. - Descripción del LM555 y/o - Descripción del 4047.</p>	<p>Hojas de datos de circuitos integrados. Software Proteus de simulación. Video conferencias en Zoom del tema a tratar.</p>	<p>4 Horas</p>

Unidad temática 5:		
Objetivo de la unidad temática: Diseño de Circuitos Lógicos Secuenciales.		
Introducción: Se conocieran y utilizaran para diseñar sistemas lógicos combinacionales y secuenciales utilizando dispositivos lógicos programables y su software de simulación		
Contenido temático	Saberes involucrados	Producto de la unidad temática



<p>5.1 Diagramas de Estado y Cronogramas. 5.2 Tabla de Estados. 5.3 Salidas Mealy y Moore. 5.4 Diseño de Contadores Síncronos con Lógica estándar y con PLD's. 5.5 Diseño de Contadores asíncronos. 5.6 Diseño de Contadores con características especiales. 5.7 Diseño de Registros. 5.8 Transferencia de datos entre Registros. 5.9 Metodología general para el Análisis de Circuitos Secuenciales.</p>	<p>Diseñar y analizar circuitos lógicos secuenciales. Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje. Utilizar lenguajes de descripción de Hardware y herramientas EDA. Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje.</p> <p>Emplear una visión estratégica de los retos y oportunidades en base a su responsabilidad, perseverancia, autoestima, creatividad, autocrítica, control personal y manejo adecuado de su tiempo</p>	<ul style="list-style-type: none"> - Máquina de Estados de 4 bits con un flip-flop diferente al usado en clase. - Contador up/down - Contador stop/run - Detector de Secuencia. - Contador excess 3 (síncrono/asíncrono) - Contador -up/down -binario/de décadas preseteable - -Transferencia de registros simulados en proteus 		
Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
<p>De un circuito secuencial dado dibujar el cronograma.</p>	<p>Libro: Diseño Digital Principios y Practicas John F. Wakerly PEARSON Capitulo 8 (pág. 712-731)</p> <p>Libro: Fundamentos de Lógica Digital Con diseño VHDL Stephen Brown Zvonko Vranesic Mc Graw Hill Capitulo 7 (pág. 399-415)</p>	<p>-Diseño de una Máquina de estados de 3 bits con/sin entradas asíncronas. -Diseño Mealy -Diseño de una Máquina de estados de 3 bits con/sin entradas asíncronas.</p>	<p>Software Boole de Usto Software de Diseño Wincupl.</p>	<p>4 Horas</p>
<p>Análisis de un registro acompañado de su hoja de datos: SISO SIPO PISO PIPO</p>	<p>Libro: Fundamentos de sistemas digitales Thomas L. Floyd</p>	<p>-Diseño Mealy -Diseño Moore</p>		<p>4 Horas</p>



	PEARSON Capítulo 9 (pág. 497- 562) Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 8 (pág. 449- 496)	-Contador de módulo N (síncrono/asíncrono). -Registro Universal		



Unidad temática 6:

Objetivo de la unidad temática: Conocer los Arreglos lógicos genéricos, arquitecturas y fabricantes.

Introducción: Se conocerán las diferentes arquitecturas de FPGAs , así como los fabricantes y se comparan sus arquitecturas

Contenido temático		Saberes involucrados		Producto de la unidad temática	
6.1 Definición de un FPGA. 6.2 Antecedentes de los FPGA. Arquitectura de los FPGA. 6.3 Fabricantes de FPGA. 6.4 Aplicaciones de los FPGA.		Reconocer mediante una presentación electrónica o infografía sobre FPGAs, Arquitecturas, Fabricantes y campos de aplicación de los dispositivos.		Exponer una introducción en un presentador electrónico sobre FPGA's .	
Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales	y	Tiempo destinado
	Realizar una infografía sobre FPGA's	En alumno entregara una infografía en la aplicación "Genially"	Presentación PowerPoint	en de	4 Horas
			FPGA's.		



Unidad temática 7:

Objetivo de la unidad temática: Utilizar lenguajes de descripción de Hardware y herramientas EDA.

Introducción: Se diseñarán sistemas secuenciales y combinacionales con lenguajes de descripción de hardware y se simulará utilizando herramientas EDA.

Contenido temático		Saberes involucrados		Producto de la unidad temática	
7.1 Introducción al HDL VERILOG. 7.2 Generalidades de VERILOG. 7.3 Software de programación para FPGA con Verilog. 7.4 Circuitos combinacionales en Verilog. 7.5 Circuitos Secuenciales en Verilog.		Trabajar en un entorno virtual de intercambio de ideas con otros compañeros para lograr un objetivo común. Utilizar lenguajes de descripción de Hardware y herramientas EDA. Emplear una visión estratégica de los retos y oportunidades con base en su responsabilidad, perseverancia, autoestima, creatividad, autocritica, control		<ul style="list-style-type: none"> - Diseño de una ALU - Diseño de un Registro - Diseño de un contador de 2 dígitos BCD (00-99).} 	
Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado	
Obtener y analizar la hoja de datos del circuito 74LS181 (ALU) Segunda evaluación (4, 5, 6 y 7) *Examen Departamental	<ul style="list-style-type: none"> - Exponer el lenguaje de programación para los FPGA's. 	Entregar en un archivo electrónico de la tarea y subirlo a la plataforma divticmoodle	Pintarrón, marcadores y borrador, Televisión, computadora	4 Horas	
	<ul style="list-style-type: none"> - Diseño de un circuito combinacional. - Diseño de una máquina de estados. 			4 Horas	
	<ul style="list-style-type: none"> - Diseño de una máquina de estados Mealy o Moore. 			4 Horas	



5. EVALUACIÓN Y CALIFICACIÓN

Requerimientos de acreditación:

El estudiante tendrá derecho a la evaluación ordinaria de la materia siempre y cuando hubiese asistido al 80 % de las sesiones de clase, y a la evaluación extraordinaria con el 60% según el reglamento para estudiantes de la universidad de guadalajara.

Criterios generales de evaluación:

La calificación final será el promedio de tres grandes rubros:

- 2 exámenes 40%
- Prácticas Simuladas 40%
- Actividades e investigaciones 20%

Evaluación de las actividades académicas dirigidas y la participación del alumno en los seminarios, exposiciones y debates, Apoyos de recursos en "http://divcemoodle.cucei.udg.mx", que es la plataforma que se usa en este curso, el alumno se debe registrar y subir su fotografía antes de que trascurren 2 semanas de inicio de actividades. Los trabajos prácticos de evaluación continua que se estarán desarrollando se entregarán a través de la plataforma "divcemoodle", exceptuando aquellas que se desarrollan en la clase, la entrega de dichas prácticas puede llegar a contar hasta 40 puntos para la calificación final.

La calificación de las tareas irá en función de:

- Su Complejidad.
- Grado de innovación de los resultados obtenidos.
- Calidad del reporte.
- Conocimiento de la tarea.

Las tareas tendrán un valor máximo de 20 puntos de la calificación final

Exámenes Departamentales, para un total de 40 puntos divididos entre 2, que evalúan los contenidos de la materia.

Evidencias o Productos

Evidencia o producto	Competencias y saberes involucrados	Contenidos temáticos	Ponderación
2 Exámenes			40 %
9 Actividades e Investigaciones			20 %
14 Proyectos			40 %



6. REFERENCIAS Y APOYOS

Referencias bibliográficas

Referencias básicas

Autor (Apellido, Nombre)	Año	Título	Editorial	Enlace o biblioteca virtual donde esté disponible (en su caso)
Ronald J. Tocci Neal S. Widmer Gregory L. Moss	2013	Sistemas Digitales Principios y Aplicaciones	PEARSON	
Thomas L. Floyd	2016	Fundamentos de sistemas digitales	PEARSON	
John F. Wakerly	2001	Diseño Digital Principios y Practicas	PEARSON	

Referencias complementarias

GARCIA,MORAN,DE LA MORA	2014	DIPOSIVIVOS LOGICOS PROGRAMABLESCON WINCUPL	PEARSON	

Apoyos (videos, presentaciones, bibliografía recomendada para el estudiante)

En los temas de la unidad de aprendizaje, se encuentran los materiales didácticos que se utilizan, que son los siguientes:

- Las páginas de los libros de texto que se deben consultar por tema de la unidad de aprendizaje.
- Diseño de videos para realizar la presentación de los temas de la unidad de aprendizaje. Por ejemplo:

La presentación del curso: <https://divticmoodle.cucei.udg.mx>

La exposición de un tema.

Softwares utilizados:

Software de diseño: Boole de Usto, Wincupl, Verilog, VHDL, Super Pro.

Software de Simulación: Proteus.

Software de Programacion: Max Loader.

Software de Presentaciones Electrónicas: Office Windows en especial PowerPoint.