



UNIVERSIDAD DE
GUADALAJARA
Red Universitaria e Institución Benemérita de Jalisco

**CENTRO UNIVERSITARIO DE CIENCIAS
EXACTAS E INGENIERÍAS**
División de Tecnologías para la
Integración Ciber-Humana
Departamento de Ingeniería Electro-Fotónica

1. DATOS GENERALES DE LA UNIDAD DE APRENDIZAJE (UA) O ASIGNATURA

Nombre de la Unidad de Aprendizaje (UA) o Asignatura			Clave de la UA
Seminario de Solución de Problemas de Programación de Sistemas Reconfigurables			17269
Modalidad de la UA	Tipo de UA	Área de formación	Valor en créditos
Escolarizada	Curso	Básico Común	5
UA de pre-requisito		UA simultáneo	UA posteriores
N/A		N/A	N/A
Horas totales de teoría		Horas totales de práctica	Horas totales del curso
Sin horas		68	68
Licenciatura(s) en que se imparte		Módulo al que pertenece	
Ingeniería en Comunicaciones y Electrónica		Sistema Digital	
Departamento		Academia a la que pertenece	
Ingeniería Electro Fotónica		Electrónica Digital	
Elaboró		Fecha de elaboración o revisión	
Alicia García Arreola María Patricia Ventura Núñez Myriam Lomelí Barajas Miguel Morán Loza Eduardo Velázquez Mora René de la Peña Salazar José Martín Villegas González		10/08/2023	



2. DESCRIPCIÓN DE LA UA O ASIGNATURA

Presentación

En la actualidad, la tendencia de creación de hardware con diversas aplicaciones en el área digital mediante el uso de software ha experimentado un significativo avance, dando lugar a la consolidación de la tecnología reconfigurable. Estos dispositivos son considerados como un hardware multipropósito para la implementación de sistemas digitales combinacionales y secuenciales diversos. En esta materia, el alumno diseñará, simulará e implementará prototipos y/o en circuitos reconfigurables FPGA (Arreglos genéricos programables en campo).

Relación con el perfil

Modular

El alumno será capaz de Diseñar e Implementar y Evaluar sistemas digitales empleando dispositivos reconfigurables.

De egreso

El estudiante desarrollará la habilidad para diseñar y simular mediante herramientas EDA, además de implementar circuitos digitales, de baja, mediana y alta escala de integración en tiempo real.

Competencias a desarrollar en la UA o Asignatura

Transversales

- a. Capacidad de abstracción, análisis y síntesis
- b. Capacidad de comunicación escrita
- c. Capacidad de aprender y actualizarse
- d. Trabajo colaborativo

Genéricas

Analiza y Diseña sistemas digitales combinacionales y secuenciales empleando lenguajes de descripción de hardware en dispositivos reconfigurables.

Profesionales

Diseñar e Implementar y Evaluar sistemas digitales combinacionales y secuenciales empleando lenguajes de descripción de hardware en dispositivos reconfigurables.

Saberes involucrados en la UA o Asignatura

Saber (conocimientos)

- Sistemas Combinacionales
- Sistemas Secuenciales
- Manejo de lenguajes de descripción de hardware
- Manejo de simuladores
- Manejo de tarjetas de entrenamiento

Saber hacer (habilidades)

- Destreza para el uso de la PC y software especializado
- Construcción de circuitos electrónicos Digitales combinacionales y secuenciales básicos
- Resolver el conexionado de circuitos
- Abstracción para codificar la solución de problemas
- Capacidad de discernimiento

Saber ser (actitudes y valores)

- Actitudes:
- Se muestra dispuesto al trabajo con sus compañeros
 - Disponibilidad
 - Iniciativa
 - Compromiso consigo mismo y con el grupo
- Valores:
- Honestidad
 - Responsabilidad



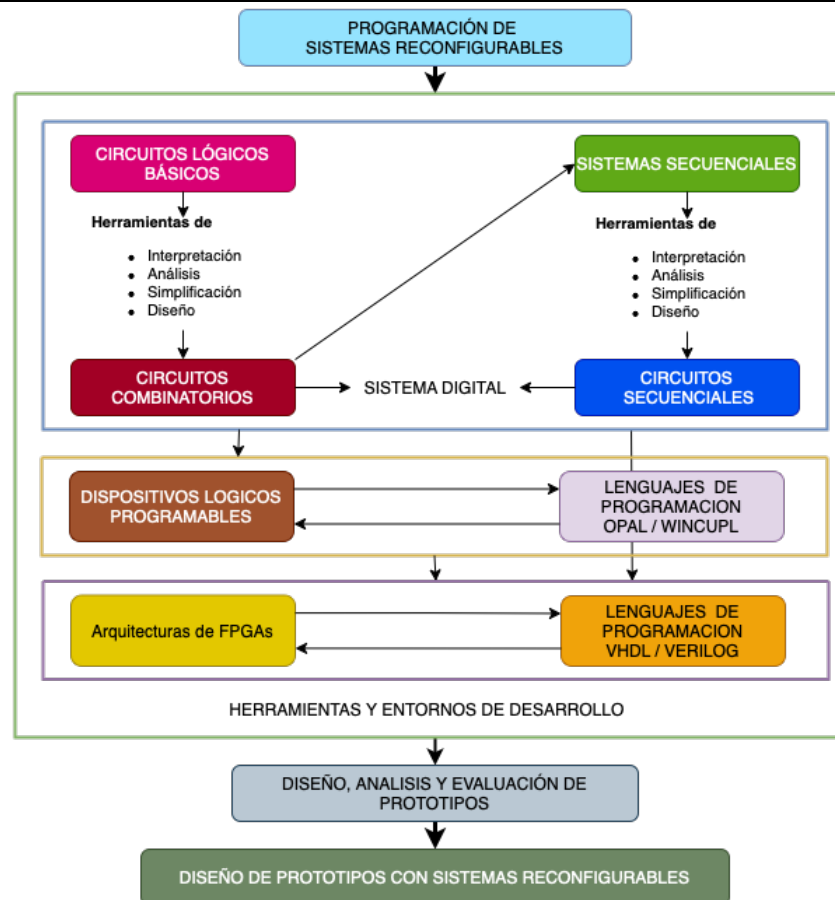
Producto Integrador Final de la UA o Asignatura

Título del Producto:

Objetivo: El alumno será capaz de diseñar sistemas digitales combinacionales y secuenciales, además de describir hardware por medio de software en sistemas reconfigurables para solucionar problemas que se le presenten en la industria privada y pública.

Descripción: Diseño de un sistema digital secuencial con FPGA utilizando un lenguaje de descripción de hardware.

3. ORGANIZADOR GRÁFICO DE LOS CONTENIDOS DE LA UA O ASIGNATURA





4. SECUENCIA DEL CURSO POR UNIDADES TEMÁTICAS

Unidad temática 1:

Objetivo de la unidad temática: Revisar los conceptos relacionados con los circuitos lógicos básicos (AND, OR, NOT, XOR) además de conocer y aplicar métodos de minimización (Álgebra de Boole y Mapas de Karnaugh).

Introducción: Las compuertas lógicas son circuitos electrónicos diseñados para obtener resultados booleanos (0,1), los cuales se obtienen de operaciones lógicas binarias.

Contenido temático		Saberes involucrados	Producto de la unidad temática	
1.- Introducción a los circuitos lógicos básicos (AND, OR, NOT, XOR) 1.1. Simbología de los circuitos lógicos básicos (AND, OR, NOT, XOR). 1.2. Tablas de verdad de los circuitos lógicos básicos (AND, OR, NOT, XOR). 1.3. Ecuaciones representativas de los circuitos lógicos básicos (AND, OR, NOT, XOR). 1.4. Compuertas Complementarias (NAND, NOR, YES, X- NOR) 1.5. Leyes y reglas del Álgebra Boole 1.6. Interpretación de Diagramas Lógicos 1.7. Análisis de Cronogramas 1.8. Interpretación de Funciones Lógicas 1.9. Simplificación de las Funciones lógicas empleando Álgebra de Boole 1.10. Gráfico: Mapas de Karnaugh 1.11. Gráfico: Mapas de Karnaugh (con condiciones indiferentes) 1.12. Boole Deusto		Desarrollar un nivel alto de autonomía y disciplina como protagonista de su propio aprendizaje. Conocer las Compuertas Lógicas. Conocer y utilizar los métodos de minimización (Álgebra de Boole y Mapas de Karnaugh). Utilizar hojas de datos de las familias lógicas. Simular circuitos digitales en programas de diseño como Constructor, Proteus e implementarlos físicamente.	Realización y simulación de una función de Boole simple dentro de la clase. PROYECTO 1: Diseño e Implementación de una Función utilizando compuertas lógicas básicas (AND, OR, NOT) Ej. -Detector de nivel de líquidos -Detector de Números negativos en una resta de A1A0-B1B0	
Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos y materiales	Tiempo destinado
El profesor evaluará la lectura previa del estudiante por medio de un cuestionario que elaborará previamente y aplicará al inicio de la clase.	Lectura Previa, contestar cuestionario relacionado a la lectura en clase. Libro: Sistemas Digitales Principios y Aplicaciones Ronald J. Tocci Neal S. Widmer Gregory L. Moss PEARSON Capítulo 3 (pág. 57-66) (pág. 73-80)	Aplicación del Álgebra de Boole Entrega del diseño de: Detector de nivel de líquidos Detector de Números negativos en una resta de A1A0-B1B0	Pizarrón Televisión Computadora Marcadores	4 horas



	<p>Capítulo 4 (pág. 144-147)</p> <p>Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 3 pág. 124-155) Capítulo 4 (pág. 202-211)</p>			
<p>Lectura previa del estudiante por medio de un cuestionario que elaborará previamente y aplicará al inicio de la clase.</p>	<p>Lectura Previa, contestar cuestionario relacionado a la lectura en clase.</p> <p>Libro: Diseño Digital Principios y Prácticas John F. Wakerly PEARSON Capítulo 3 (pág. 79-83) Capítulo 4 (pág. 193-206)</p> <p>Libro: Fundamentos de Lógica Digital con diseño VHDL Stephen Brown Zvonko Vranesic Mc Graw Hill Capítulo 2 (pág. 20-26) (pág. 29-32) (pág. 45-47) Capítulo 3 (pág. 135)</p>	<p>Simular un decodificador BCD a 7 segmentos</p>	<p>Pizarrón Televisión Computadora Marcadores</p>	<p>4 horas</p>
<p>El profesor evaluará la lectura previa del estudiante por medio de un cuestionario que elaborará previamente y aplicará al inicio de la clase.</p>	<p>Lectura Previa, contestar cuestionario relacionado a la lectura en clase.</p> <p>Libro: Sistemas Digitales Principios y Aplicaciones Ronald J. Tocci Neal S. Widmer</p>	<p>Diseño e Implementación de una función con salidas múltiples utilizando el software Boole de Usto. Ejemplo: Diseño de un decodificador BCD a</p>	<p>Pizarrón Televisión Computadora Marcadores</p>	<p>4 horas</p>



	<p>Gregory L. Moss PEARSON Capítulo 4 (pág. 133-144)</p> <p>Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 4 (pág. 228-246)</p> <p>Libro: Diseño Digital Principios y Prácticas John F. Wakerly PEARSON Capítulo 4 (pág. 221-235)</p> <p>Libro: Fundamentos de Lógica Digital con diseño VHDL Stephen Brown Zvonko Vranesic</p> <p>Mc Graw Hill</p> <p>Capítulo 4 (pág. 163-181)</p>	Nombre o Código o Hexadecimal con salida en Display		
--	---	---	--	--



Unidad temática 2:

Objetivo de la unidad temática: Dispositivos Lógicos Programables (PLDs).

Introducción: Dispositivos Lógicos Programables son circuitos integrados que ofrecen a los diseñadores en un solo chip, un arreglo de compuertas lógicas y flip-flop's, que pueden ser programados por el usuario para implementar funciones lógicas; y así, una manera más sencilla de reemplazar varios circuitos integrados estándares o de funciones fijas.

Contenido temático	Saberes involucrados	Producto de la unidad temática
2.1 Clasificación de los PLDs según su arquitectura 2.2 Arquitectura de los GAL: 2.2.1 GAL16V8 2.2.2 GAL20V8 2.2.3 GAL22V10 2.2.4 Software de programación para PLDs 2.3 Arquitectura de una Memoria 2.3.1 EPROM 2.3.2 EEPROM	Diseñar, Simular y analizar circuitos lógicos combinacionales y secuenciales utilizando PLS's.	Operaciones Aritméticas en GAL Ejemplo: Multiplicador 3+3bits/Divisor 4 bits entre 2 bits - ALU

Actividades del docente	Actividades del estudiante	Evidencia o de la actividad	Recursos materiales y	Tiempo destinado
El académico tendrá un rol de profesor realizando paso a paso un diseño y de instructor para el desarrollo del proyecto El profesor realizará un diseño en clase, el cuál será reproducido por los estudiantes y dejará un proyecto acorde al tema.	Libro: Dispositivos Lógicos Programables con Wincupl Capítulo I Del tema 1.1(pág. 2) al tema 1.5 (pág. 18)	Formar el latch SR utilizando la FIG. 1.15 y 1.16	Pizarrón Televisión Computadora Marcadores	4 horas
El profesor evaluará la lectura previa del estudiante revisando la actividad de repaso del capítulo I (pág. 50) además de la actividad de repaso del capítulo II (pág. 70).	Leer Capítulo II. Entregar el libro con la actividad de repaso del capítulo II contestada (pág. 54-70).	Implementar el Multiplicador de 2 x 2 bits (laboratorio #2 pág. 98)	Pizarrón Televisión Computadora Marcadores	4 horas



	Descargar el software WINCUPL de la página de www.atmel.com e instalarlo en su computadora.			
El profesor evaluará la lectura previa del estudiante revisando la actividad de repaso del laboratorio #1 (pág. 96), la actividad de repaso del laboratorio #2 (pág.103), además de la actividad de repaso del laboratorio #3 (pág. 112).	Leer laboratorio #4 y #5 (pág. 114-127).	Implementar un sistema digital que despliegue dos mensajes: nombre y código Nota: Auxiliarse de la actividad de repaso del laboratorio #5.	Pizarrón Televisión Computadora Marcadores	4 horas



Unidad temática 3:

Objetivo de la unidad temática: Conocer y aplicar los sistemas secuenciales diseñados con Flip-Flops.

Introducción: En los sistemas secuenciales, los valores de las salidas, en un momento dado, no dependen exclusivamente de los valores de las entradas en dicho momento, sino también dependen del estado anterior o estado interno.

Contenido temático		Saberes involucrados	Producto de la unidad temática	
3.- Introducción a los Sistemas Secuenciales 3.1. Multivibradores Astable y Monoestable con Circuito Integrado Latches SR 3.2. Flip-Flops Controlados Sincrónica y Asincrónicamente 3.2.1 Ecuaciones Características de los Flip Flops 3.2.2. Cronogramas de los Flip Flops 3.2.3. Tablas de excitación de los Flip Flops 3.2.4. Diagramas de Estado de los Flip Flops		Analisis y Diseño de circuitos astables y monoestables Aplicaciones de los Flip-Flops	Simoular e implementar aplicaciones con los FLIP -FLOPS: J K, T y D en Circuito Integrado, utilizar las entradas asincronas (Preset y Clear)	
Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
El profesor evaluará la lectura previa del estudiante por medio de un cuestionario que elaborará previamente y aplicará al inicio de la clase	Lectura Previa, contestar cuestionario relacionado a la lectura en clase. Libro: Sistemas Digitales Principios y Aplicaciones Ronald J. Tocci Neal S. Widmer Gregory L. Moss PEARSON Capítulo 5 (pág. 211-242) (pág. 256-263) Libro: Fundamentos de sistemas digitales Thomas L. Floyd PEARSON Capítulo 7 (pág. 410-454) Libro: Diseño Digital Principios y Prácticas John F. Wakerly	Implementar un oscilador astable con frecuencia ajustable desde 1 hz en adelante	Pizarrón Televisión Computadora Marcadores	4 horas



	<p>PEARSON</p> <p>Capítulo 7 (pág. 529-550) no incluye el LM555</p> <p>Libro: Fundamentos de Lógica Digital con diseño VHDL Stephen Brown Zvonko Vranesic</p> <p>Mc Graw Hill</p> <p>Capítulo 7 (pág. 379-398) no incluye el LM555</p>			
--	--	--	--	--



Unidad temática 4:

Objetivo de la unidad temática: Diseñar circuitos lógicos secuenciales.

Introducción: El alumno tiene una primera aproximación a los circuitos lógicos secuenciales y sus funciones lógicas básicas.

Contenido temático		Saberes involucrados	Producto de la unidad temática	
4.1 Diagramas de estado y cronogramas 4.2 Tabla de estados 4.3 Tabla de excitación y ecuaciones de control 4.4 Salidas Mealy y Moore 4.5 Diseño de contadores síncronos 4.6 Diseño de contadores asíncronos 4.7 Diseño de contadores con características especiales 4.8 Diseño de registros 4.9 Transferencia de datos entre registros 4.10 Metodología general para el diseño de máquinas de estado 4.11 Transferencia de datos entre Registros		Manejo de conceptos básicos de sistemas secuenciales Diseño de contadores y registros con características especiales Diseño de Máquinas de estado	Diseño e implementación de un Sistema que transfiera datos entre Registros. Ejemplo: Agenda electrónica (Memoria, Registros y Displays)	
Actividades del docente	Actividades del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
El profesor evaluará la lectura previa del estudiante revisando la actividad de repaso del laboratorio #4 (pág. 118), la actividad de repaso del laboratorio #5 (pág. 128).	Del Libro: Dispositivos Lógicos Programables con Wincupl Leer laboratorio #6 y #7 (pág. 131-141). Leer laboratorio #8 y #9 (pág. 142-151). Leer laboratorio #10 y #11 (pág. 152-160).	Implementar, con ayuda del laboratorio #10, el control de un motor a pasos, con las siguientes condiciones de control: Laboratorio #10 (modificar) Boton Clockwise/Counter Clockwise. Boton Stop/Run Botones Single Step, Half Step, Full Step Boton Off/On power Laboratorio #11 (modificar)	Pizarrón Televisión Computadora Marcadores	4 horas



El profesor evaluará la lectura previa del estudiante por medio de un cuestionario que elaborará previamente y aplicara al inicio de la clase	<p>Lectura previa en el libro de elección de los estudiantes</p> <p>Libro: Sistemas Digitales Principios y Aplicaciones</p> <p>Ronald J. Tocci Neal S. Widmer Gregory L. Moss</p> <p>PEARSON</p> <p>Capítulo 7 (pág. 437-443)</p> <p>Libro: Fundamentos de sistemas digitales</p> <p>Thomas L. Floyd PEARSON Capítulo 9 (pág. 552-573)</p> <p>Libro: Diseño Digital Principios y Prácticas John F. Wakerly</p> <p>PEARSON</p> <p>Capítulo 8 (pág. 712-731)</p> <p>Libro: Fundamentos de Lógica Digital con diseño VHDL Stephen Brown Zvonko Vranesic</p> <p>Mc Graw Hill</p> <p>Capítulo 7 (pág. 399-415)</p>	Diseño e implementación de un registro universal	Pizarrón Televisión Computadora Marcadores	4 horas



Unidad temática 5:

Objetivo de la unidad temática: Conocera un lenguaje de descripción de hardware y lo implementara en un FPGA.

Introducción: Un FPGA (Field Programmable Gate Array) es un complejo circuito integrado digital programable compuesto por bloques lógicos configurables (CLB) y puertos de entrada/salida (IOB), cuya interconexión y funcionalidad puede ser programada mediante un lenguaje de descripción especializado.

Contenido temático		Saberes involucrados		Producto de la unidad temática	
5.1 Definición de un FPGA 5.2 Antecedentes de los FPGA 5.3 Arquitectura de los FPGA 5.4 Fabricantes de FPGA 5.5 Aplicaciones de los FPGA		Conceptos básicos de FPGAs.		Realizar una infografía sobre FPGAs	
Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales	y	Tiempo destinado
El profesor evaluará mediante la infografía realizada por los alumnos el conocimiento adquirido.	Conocer los conceptos basicos de los FPGAs en las paginas de los fabricantes www.altera.com www.xilinx.com	Entregar un archivo en PDF que contenga la infografía realizada	Pizarrón Televisión Computadora Marcadores		4 horas



Unidad temática 6:

Objetivo de la unidad temática: Realizar descripción de sistemas digitales en Verilog.

Introducción: Verilog es un lenguaje de descripción de hardware (HDL, en Inglés: Hardware Description Language), y su principal función es modelar sistemas digitales y electrónicos, y se basa en una jerarquía de módulos.

Contenido temático		Saberes involucrados	Producto de la unidad temática	
6.1 Introducción al HDL VERILOG 6.2 Generalidades de Verilog 6.3 Circuitos combinacionales en Verilog 6.4 Software de programación para FPGA con Verilog 6.5 Circuitos secuenciales en Verilog		Lenguaje Verilog Software para realizar la descripción del hardware	Programar y simular un Registro Universal	
Actividades del docente	Actividad del estudiante	Evidencia de la actividad	Recursos materiales y	Tiempo destinado
El profesor dará a conocer el lenguaje de descripción de hardware, realizando diversos ejemplos en clase.	Conocer mediante la lectura, análisis y aplicación el lenguaje de descripción de hardware Verilog.	Programar un sistema digital combinatorio que muestre un mensaje de al menos 13 letras en un display de 7 segmentos con Verilog	Pizarrón Televisión Computadora Marcadores	4 Horas



5. EVALUACIÓN Y CALIFICACIÓN

Requerimientos de acreditación:

El estudiante tendrá derecho a la evaluación ordinaria de la materia siempre y cuando hubiese asistido al 80 % de las sesiones de clase, y a la evaluación extraordinaria con el 60% según el reglamento para estudiantes de la universidad de guadalajara.

Criterios generales de evaluación:

Evaluación del curso.

La calificación final será el promedio de dos rubros:

- | | |
|--|-----|
| 15 Proyectos semanales. | 80% |
| <ul style="list-style-type: none"> • Implementación Física o • Simulación • Reporte | |
| 1 Proyecto final. | 20% |

Evidencias o Productos

Evidencia o producto	Competencias y saberes involucrados	Contenidos temáticos	Ponderación
12 Actividades			12%
13 Proyectos semanales			39%
1 Proyecto final			49%

Producto final

Descripción	Evaluación	
Título:	Criterios de fondo:	Ponderación
Objetivo: El alumno será capaz de diseñar sistemas digitales combinacionales y secuenciales, además de describir hardware por medio de software en sistemas reconfigurables para solucionar problemas que se le presenten en la industria privada y pública.	El diseño debe de demostrar la aplicación de todos los conocimientos adquiridos en las unidades de aprendizaje. Criterios de forma: Se entregara funcionando, acompañado de su reporte tecnico en PDF, utilizando el formato propuesto en la plataforma divticmoodle.	49%
Caracterización Diseño de un sistema digital secuencial con FPGA utilizando un lenguaje de descripción de hardware.		

Otros criterios

Criterio	Descripción	Ponderación
[Se pueden añadir criterios no relacionados con la elaboración de evidencias o productos]	[Especificar en qué consiste el criterio]	%
		%



6. REFERENCIAS Y APOYOS

Referencias bibliográficas

Referencias básicas

Autor (Apellido, Nombre)	Año	Título	Editorial	Enlace o biblioteca virtual donde esté disponible (en su caso)
Ronald J. Tocci Neal S. Widmer Gregory L. Moss	2013	Sistemas Digitales Principios y Aplicaciones	PEARSON	
Thomas L. Floyd	2016	Fundamentos de sistemas digitales	PEARSON	
John F. Wakerly	2001	Diseño Digital Principios y Practicas	PEARSON	

Referencias complementarias

GARCIA,MORAN,DE LA MORA	2014	DIPOSITIVOS LOGICOS PROGRAMABLESCON WINCUPPL	PEARSON	

Apoyos (videos, presentaciones, bibliografía recomendada para el estudiante)

En los temas de la unidad de aprendizaje, se encuentran los materiales didácticos que se utilizan, que son los siguientes:

- Las páginas de los libros de texto que se deben consultar por tema de la unidad de aprendizaje.
- Diseño de videos para realizar la presentación de los temas de la unidad de aprendizaje.

La presentación del curso: <https://divticmoodle.cucei.udg.mx>

Softwares utilizados:

Software de diseño: Boole de Usto, Wincupl, Verilog, VHDL, Super Pro.

Software de Simulación: Proteus.

Software de Programacion: Max Loader.

Software de Presentaciones Electrónicas: Office Windows en especial PowerPoint.