

Unidad de aprendizaje				
Diseño de sistemas integrados				
Sem	Tipo	Seriación	Carga	Cred
2 / 3 / 4	Curso-Taller	Ninguno	80 hrs.	5
Presentación de la Unidad de Aprendizaje				
En este curso se estudian las técnicas de diseño y simulación de sistemas electrónicos digitales.				
Objetivo General				
Usar técnicas de diseño y simulación de sistemas electrónicos digitales, mediante el lenguaje estándar de diseño VHDL como herramienta para la implementación en dispositivos lógicos reconfigurables.				
Contenido				
Unidad 1. Introducción a los dispositivos lógicos reconfigurables				
Unidad 2. Lenguaje de descripción de sistemas digitales VHDL				
Unidad 3. Elementos sintácticos del VHDL				
Unidad 4. Descripción de flujo de datos				
Unidad 5. Síntesis				
Unidad 6. Diseño lógico secuencial con VHDL				
Unidad 7. Estructuras en VHDL				
Unidad 8. Diseño de controladores mediante cartas ASM y VHDL				
Bibliografía				
<ol style="list-style-type: none"> Pedroni, Volnei A. Circuit Design with VHDL, MIT Press, ISBN: 0262162245. Ashenden, Peter J., Morgan Kaufmann. The designer's guide to VHDL, ISBN: 1558602704. Peter J., Morgan Kaufmann. The student's guide to VHDL, Ashenden, ISBN: 1558605207. Maxinez, David G. VHDL el arte de programar sistemas digitales, Editorial Continental, ISBN: 970240259X. Pardo Carpio. VHDL lenguaje para síntesis y modelado de circuitos, Fernando, RA-MA, ISBN: 8478973516. 				

Criterios de Evaluación

Evaluaciones parciales.....	60%
Tareas y prácticas.....	40%